

PATENT APPLICATION

#2

jc520 U.S. PRO
09/800941
03/07/01

I hereby certify that this paper is being deposited with
the United States Postal Service as EXPRESS MAIL in
an envelope addressed to: Assistant Commissioner for
Patents, Washington, D.C. 20231, on Mar 7, 2001.
Express Label No. EL 745266033 US
Signature: L. Raimile

March 7, 2001
300 South Wacker Drive
Suite 2500
Chicago, IL 60606
(312) 360-0080
Customer Number: 24978

0828.65511
312-360-0080

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2000年 3月17日

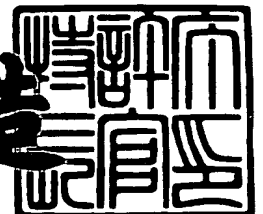
出 願 番 号
Application Number: 特願2000-081672

出 願 人
Applicant(s): 富士通株式会社

2001年 1月 5日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3110363

【書類名】 特許願

【整理番号】 0050227

【提出日】 平成12年 3月17日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 15/16

【発明の名称】 マルチプロセッサ情報処理装置

【請求項の数】 3

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 中嶋 学

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100092152

【弁理士】

【氏名又は名称】 服部 毅巖

【電話番号】 0426-45-6644

【手数料の表示】

【予納台帳番号】 009874

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9705176

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 マルチプロセッサ情報処理装置

【特許請求の範囲】

【請求項 1】 複数のプロセッサモジュールを有するマルチプロセッサ情報処理装置において、

プロセッサモジュール単位で仮想 IP アドレスを定義する仮想 IP アドレス定義手段と、

前記仮想 IP アドレス定義手段によって定義された仮想 IP アドレスと、該当するプロセッサモジュールを示す情報とを関連付けて記憶する記憶手段と、

前記記憶手段に仮想 IP アドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想 IP アドレスと実 IP アドレスとをルーティング情報としてルータに通知する通知手段と、

を有することを特徴とするマルチプロセッサ情報処理装置。

【請求項 2】 前記通知手段は、該当する仮想 IP アドレスが前記記憶手段に記憶されていないプロセッサモジュールに関しては、宛先アドレスと実 IP アドレスとをルーティング情報としてルータに通知することを特徴とする請求項 1 記載のマルチプロセッサ情報処理装置。

【請求項 3】 複数のプロセッサモジュールを有するマルチプロセッサ情報処理装置に対してルーティング情報を通知する処理を実行させるプログラムを記録した前記マルチプロセッサ情報処理装置が読み取り可能な記録媒体において、

前記マルチプロセッサ情報処理装置を、

プロセッサモジュール単位で仮想 IP アドレスを定義する仮想 IP アドレス定義手段、

前記仮想 IP アドレス定義手段によって定義された仮想 IP アドレスと、該当するプロセッサモジュールを示す情報とを関連付けて記憶する記憶手段、

前記記憶手段に仮想 IP アドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想 IP アドレスと実 IP アドレスとをルーティング情報としてルータに通知する通知手段、

として機能させるプログラムを記録した前記マルチプロセッサ情報処理装置が

読み取り可能な記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はマルチプロセッサ情報処理装置に関し、特に、複数のプロセッサモジュールを有するマルチプロセッサ情報処理装置に関する。

【0002】

【従来の技術】

従来において、複数のプロセッサモジュール（PM）を有する情報処理装置（以下、マルチプロセッサ情報処理装置と称す）では、TCP/IP（Transmission Control Protocol/Internet Protocol）通信を行う場合、実IPアドレスを使用する方法と、仮想IPアドレスを使用する方法の2通りがある。

【0003】

ここで、実IPアドレスとは、各PMの通信媒体に対応したIPアドレスであり、PMごとおよび通信媒体ごとに設定される。一方、仮想IPアドレスとは、PMおよび通信媒体に依存せずにシステム内に有することができる仮想的なIPアドレスであり、隣接IPルータおよび通信相手には、システムの持つ実IPアドレスの先に存在する遠隔のネットワーク/ホストシステムのアドレスに見える。

【0004】

このような仮想IPアドレスを使用することで、通信相手は、システムのPM構成および通信媒体を意識せずに、TCP/IP通信を行うことが可能となる。

ここで、仮想IPアドレスは、見た目には遠隔のネットワーク/ホストシステムであるため、隣接IPルータにはRIP（Routing Information Protocol）によりルーティング情報を伝えることができる。

【0005】

【発明が解決しようとする課題】

ところで、従来においては、仮想IPアドレスは全てのPMに対して1つだけ割り当てられていた。従って、仮想IPアドレスを使用して通信を行う場合には

、コネクション数が均等となるように全PMに対して全ての通信処理を割り当て、PM間の負荷バランスを保つように構成されていた。その結果、異なる通信処理が1つのPMに対して割り当てられることになり、ある通信処理が過負荷になった場合には、他の通信処理にも影響を与えてしまうことになるという問題点があった。

【0006】

また、近年では、インターネットの普及により、不特定多数のユーザからのアクセスが特定の時間に集中的に発生する場合がある。ところで、そのような場合に仮想IPアドレスを使用している場合には、全てのPMに対する負荷が一時的に増加するので、例えば、処理の迅速を要求される特定のサービスが圧迫され、支障を来す場合があるという問題点もあった。

【0007】

本発明は、以上のような点に鑑みてなされたものであり、仮想IPアドレスを使用した場合において、所定の通信処理が過負荷になった場合においても、他の通信処理への影響を低減することが可能なマルチプロセッサ情報処理装置を提供することを目的とする。

【0008】

【課題を解決するための手段】

本発明では上記課題を解決するために、図1に示す、複数のプロセッサモジュール1a～1cを有するマルチプロセッサ情報処理装置1において、プロセッサモジュール単位で仮想IPアドレスを定義する仮想IPアドレス定義手段1dと、前記仮想IPアドレス定義手段1dによって定義された仮想IPアドレスと、該当するプロセッサモジュールを示す情報とを関連付けて記憶する記憶手段1eと、前記記憶手段1eに仮想IPアドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想IPアドレスと実IPアドレスとをルーティング情報としてルータに通知する通知手段1fと、を有することを特徴とするマルチプロセッサ情報処理装置1が提供される。

【0009】

ここで、仮想IPアドレス定義手段1dは、プロセッサモジュール単位で仮想

ＩＰアドレスを定義する。記憶手段１ｅは、仮想ＩＰアドレス定義手段１ｄによって定義された仮想ＩＰアドレスと、該当するプロセッサモジュールを示す情報とを関連付けて記憶する。通知手段１ｆは、記憶手段１ｅに仮想ＩＰアドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想ＩＰアドレスと実ＩＰアドレスとをルーティング情報としてルータに通知する。

【００１０】

【発明の実施の形態】

以下、本発明の実施の形態を図面を参照して説明する。

図１は、本発明の動作原理を説明する原理図である。この図に示すように、本発明に係るマルチプロセッサ情報処理装置１は、プロセッサモジュール１ａ～１ｃ、仮想ＩＰアドレス定義手段１ｄ、記憶手段１ｅ、および、通知手段１ｆによって構成されており、ＬＡＮ（Local Area Network）２を介してルータ３に接続されている。

【００１１】

ここで、プロセッサモジュール１ａ～１ｃは、中央処理装置、メモリ、および、各種制御装置等から構成され、図示せぬ記憶装置に記憶されているプログラムに従って各種演算処理を実行する。

【００１２】

仮想ＩＰアドレス定義手段１ｄは、プロセッサモジュール単位で仮想ＩＰアドレスを定義する。なお、これとは逆に仮想ＩＰアドレス単位で、プロセッサモジュールを定義するようにすることも可能である。

【００１３】

記憶手段１ｅは、仮想ＩＰアドレス定義手段１ｄによって定義された仮想ＩＰアドレスと、該当するプロセッサモジュールを示す情報とを関連付けて記憶する。

【００１４】

通知手段１ｆは、記憶手段１ｅに仮想ＩＰアドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想ＩＰアドレスと実Ｉ

Pアドレス（そのプロセッサモジュールに割り当てられたアドレス）とをルーティング情報としてルータに通知する。

【 0 0 1 5 】

L A N 2 は、マルチプロセッサ情報処理装置 1 とルータ 3 とを接続し、これらの間で情報の授受を可能とする。

ルータ 3 は、複数の L A N を接続する分岐点に設置され、パケットをどの経路で流せばよいのかを判断し、最適な経路に対してパケットを送出する。

【 0 0 1 6 】

次に、以上の原理図の動作について説明する。なお、以下では、プロセッサモジュール 1 a およびプロセッサモジュール 1 b に対して仮想 I P アドレス V I P A # 1 を割り当て、プロセッサモジュール 1 c に対して仮想 I P アドレス V I P A # 2 を割り当てる場合を例に挙げて説明する。

【 0 0 1 7 】

仮想 I P アドレス定義手段 1 d は、図示せぬ入力装置から入力された情報に従ってプロセッサモジュール単位で仮想 I P アドレスを定義する。いまの例では、プロセッサモジュール 1 a, 1 b が V I P A # 1 であり、プロセッサモジュール 1 c が V I P A # 2 であることを定義する。

【 0 0 1 8 】

記憶手段 1 e は、仮想 I P アドレス定義手段 1 d によって定義された情報を参照し、各プロセッサモジュールを示す情報（例えば、各プロセッサモジュールに対応する数値 “ 1 ” ～ “ 3 ” 等）と、対応する仮想 I P アドレスとを関連付けて記憶する。いまの例では、プロセッサモジュール 1 a を示す情報は V I P A # 1 と、プロセッサモジュール 1 b を示す情報は V I P A # 1 と、また、プロセッサモジュール 1 c を示す情報は V I P A # 2 とそれぞれ関連付けて記憶されている。

【 0 0 1 9 】

通知手段 1 f は、記憶手段 1 e に仮想 I P アドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想 I P アドレスと実 I P アドレスとをルーティング情報としてルータ 3 に通知する。いまの例では、全

てのプロセッサモジュールに対して仮想IPアドレスが定義されているので、プロセッサモジュール1a～1cの実IPアドレスがそれぞれRIPA#1～RIPA#3であるとする、RIPA#1とVIPA#1、RIPA#2とVIPA#1、また、RIPA#3とVIPA#2がそれぞれルーティング情報として送信されることになる。

【0020】

このような情報を受信したルータ3では、通常通りのルーティング処理を実行する。その結果、仮想IPアドレスVIPA#1がデータ部に格納されたパケットは、プロセッサモジュール1aおよびプロセッサモジュール1bに供与され、また、仮想IPアドレスVIPA#3がデータ部に格納されたパケットはプロセッサモジュール1cに供与されることになる。

【0021】

その結果、不特定多数からのアクセスが発生する処理には仮想IPアドレスVIPA#1を割り当て、処理の迅速性を要求される処理に対しては仮想IPアドレスVIPA#2を割り当てることにより、安定してサービスを提供することが可能となる。

【0022】

以上に示したように、本発明によれば、プロセッサモジュール単位で仮想IPアドレスを設定するようにしたので、通信処理をプロセッサ単位で振り分けることが可能となる。その結果、特定の通信処理に対する負荷が増大した場合に、他の処理が圧迫されることを防止できる。

【0023】

次に、本発明の実施の形態について説明する。

図2は、本発明の実施の形態の一例を示す図である。この図に示すように、本発明に係るマルチプロセッサ情報処理装置10は、LAN21を介してサーバ20、22に接続され、また、LAN30およびルータ31を介してインターネット32に接続されており、インターネット32を介してユーザから要求があった場合には、該当するサーバに対して接続する処理（フロントエンド処理）その他を提供する。

【0024】

LAN21は、マルチプロセッサ情報処理装置10とサーバ20、22とを接続し、これらの間で情報の授受を可能とする。

サーバ20、22は、マルチプロセッサ情報処理装置10を経由して、図示せぬクライアントに対して各種サービスを提供する。

【0025】

LAN30は、マルチプロセッサ情報処理装置10とルータ31とを接続し、これらの間で情報の授受を可能とする。

ルータ31は、受信したパケットをどの経路で流せばよいのかを判断し、最適な経路に対してパケットを送出する。

【0026】

インターネット32は、全世界に散在する多数のサーバの集合体からなる世界規模の通信ネットワークである。

次に、図3を参照して、マルチプロセッサ情報処理装置10の詳細な構成例について説明する。

【0027】

この図に示すように、マルチプロセッサ情報処理装置10は、プロセッサモジュール10a～10d、通信制御部10e、10f、記憶装置10g、および、共有メモリ10hによって構成されている。

【0028】

プロセッサモジュール10a～10dは、中央処理装置、メモリ、および、各種制御装置等からそれぞれ構成され、記憶装置10gに記憶されているプログラムに従って各種演算処理を実行する。

【0029】

通信制御部10e、通信制御部10fは、プロセッサモジュール10a～10dが他の装置との間で情報を授受する場合に、プロトコル変換処理等を実行する。なお、これらの通信制御部10e、10fは、プロセッサモジュール10a～10dに搭載するようにしてもよい。

【0030】

記憶装置 1 0 g は、磁気記憶装置等によって構成されており、プロセッサモジュール 1 0 a ～ 1 0 d が実行するプログラムやデータ等を記録する。

共有メモリ 1 0 h は、プロセッサモジュール 1 0 a ～ 1 0 d が共有して使用するメモリであり、例えば、RAM (Random Access Memory) によって構成されている。

【 0 0 3 1 】

次に、以上の実施の形態の動作について説明する。

以下では、先ず、本実施の形態で可能な仮想 IP アドレスの割り当て方法について説明した後、図 3 に示す実施の形態の具体的な動作について説明する。

【 0 0 3 2 】

図 4 ～ 7 は、本発明の実施の形態における仮想 IP アドレスの割り当て方法の一例について説明する図である。なお、図 4 および図 7 に示す割り当て方法は、従来の装置においても可能な方法である。

【 0 0 3 3 】

図 4 に示す例は、全ての PM に対して同一の仮想 IP アドレスを割り当てる方法である。具体的には、プロセッサモジュール PM # 1 ～ PM # 4 の全てに対して単一の仮想 IP アドレスである VIPA # 1 が割り当てられている。なお、プロセッサモジュール PM # 1 ～ PM # 4 は、それぞれプロセッサモジュール 1 0 a ～ 1 0 d に対応している。

【 0 0 3 4 】

図 5 に示す例では、プロセッサモジュール PM # 1, PM # 2 には仮想 IP アドレス VIPA # 1 が割り当てられ、プロセッサモジュール PM # 3, PM # 4 には仮想 IP アドレス VIPA # 2 が割り当てられている。

【 0 0 3 5 】

図 6 に示す例では、プロセッサモジュール PM # 1, PM # 2 には仮想 IP アドレス VIPA # 1 が割り当てられ、プロセッサモジュール PM # 3, PM # 4 には仮想 IP アドレスは割り当てられていない。

【 0 0 3 6 】

図 7 に示す例では、プロセッサモジュール PM # 1 ～ PM # 4 の全てに対して

仮想 I P アドレスが割り当てられていない。

このように、本実施の形態では、プロセッサモジュール P M # 1 ~ P M # 4 に対する仮想 I P アドレスの割り当てを、プロセッサモジュール単位で定義することが可能であるので、処理に応じてプロセッサの割り当てを決定し、最適な負荷の分散を実現することができる。

【 0 0 3 7 】

具体的に説明すると、例えば、図 4 の例では、全てのプロセッサに対して均等に処理を分担させることができる。

図 5 の例では、処理毎に仮想 I P アドレスを割り当てることにより、処理単位でプロセッサモジュールを割り当てることが可能となる。例えば、一般のユーザに対しては、仮想 I P アドレス V I P A # 1 を割り当て、また、重要な顧客に対しては仮想 I P アドレス V I P A # 2 を割り当てる、といったことが可能となる。

【 0 0 3 8 】

図 6 の例では、仮想 I P アドレス V I P A # 1 については、インターネットプロトコルに係る処理に割り当て、それ以外のプロセッサモジュール P M # 3 , P M # 4 に対してはその他のプロトコル（例えば、O S I (Open Systems Interconnection) 等）に対する処理に割り当て、各プロセッサモジュールを各プロトコル毎に特化させることにより処理を高速化する、といったことが可能となる。

【 0 0 3 9 】

図 7 の例では、従来の場合と同様に、各プロセッサモジュール単位で処理を分担させたり、全てのプロセッサモジュールに対して処理を均等に分担させたりすることが可能となる。

【 0 0 4 0 】

次に、図 5 に示す仮想 I P アドレスの分割の態様を例に挙げ、図 3 に示す実施の形態の具体的な動作について説明する。

図 8 は、通信制御部 1 0 e に記憶されているデータテーブルであり、各プロセッサモジュールに割り当てられた実 I P アドレス、仮想 I P アドレス、および、宛先 I P アドレスの対応関係を示している。ここで、宛先 I P アドレスとは、仮

想 I P アドレスが割り当てられていない場合において、そのプロセッサモジュールに隣接する装置またはネットワークに付与されている I P アドレスである。いまの例では、全てのプロセッサモジュールに対して仮想 I P アドレスが付与されているが、宛先 I P アドレスは存在しない。

【 0 0 4 1 】

この図に示すように、プロセッサモジュール P M # 1 には、実 I P アドレス R I P A # 1 と仮想 I P アドレス V I P A # 1 が割り当てられており、宛先 I P アドレスは割り当てられていない。また、プロセッサモジュール P M # 2 には、実 I P アドレス R I P A # 2 と仮想 I P アドレス V I P A # 1 が割り当てられており、宛先 I P アドレスは割り当てられていない。プロセッサモジュール P M # 3 には、実 I P アドレス R I P A # 3 と仮想 I P アドレス V I P A # 2 が割り当てられており、宛先 I P アドレスは割り当てられていない。更に、プロセッサモジュール P M # 4 には、実 I P アドレス R I P A # 4 と仮想 I P アドレス V I P A # 2 が割り当てられており、宛先 I P アドレスは割り当てられていない。なお、このような定義情報は、図示せぬ端末装置からマニュアル操作によって設定される。

【 0 0 4 2 】

このようなデータテーブルの情報を参照し、通信制御部 1 0 e は隣接するルータ 3 1 に対してルーティング情報を提供する。図 9 は、マルチプロセッサ情報処理装置 1 0 がルータ 3 1 に対してルーティング情報を提供する際の処理について説明するフローチャートである。このフローチャートは、例えば、3 0 秒毎に実行される。このフローチャートが開始されると、以下の処理が実行されることになる。

【 S 1 】 通信制御部 1 0 e は、未選択のプロセッサモジュールを選択する。

【 S 2 】 通信制御部 1 0 e は、図 8 に示すデータテーブルを参照し、対象となるプロセッサモジュールが宛先 I P アドレスを有しているか否かを判定し、有している場合にはステップ S 3 に進み、それ以外の場合にはステップ S 6 に進む。

【 0 0 4 3 】

なお、宛先 I P アドレスを有しているということは、そのプロセッサモジュール

ルに対して仮想 I P アドレスが割り当てられていないことを示す。

【S 3】通信制御部 1 0 e は、図 8 に示すデータテーブルから該当する宛先 I P アドレスを取得する。

【S 4】通信制御部 1 0 e は、図 8 に示すデータテーブルから実 I P アドレスを取得する。

【S 5】通信制御部 1 0 e は、実 I P アドレスと宛先 I P アドレスとをルータ 3 1 に対して通知する。

【0 0 4 4】

具体的には、実 I P アドレスをパケットのヘッダ部分に存在するソースアドレスに格納し、宛先 I P アドレスをデータ部に格納して通知する。

【S 6】通信制御部 1 0 e は、図 8 に示すデータテーブルを参照し、対象となるプロセッサモジュールに仮想 I P アドレスが割り当てられているか否かを判定し、割り当てられている場合にはステップ S 7 に進み、それ以外の場合にはステップ S 1 0 に進む。

【S 7】通信制御部 1 0 e は、図 8 に示すデータテーブルから該当する仮想 I P アドレスを取得する。

【S 8】通信制御部 1 0 e は、図 8 に示すデータテーブルから該当する実 I P アドレスを取得する。

【S 9】通信制御部 1 0 e は、仮想 I P アドレスと実 I P アドレスとを、ルーティング情報としてルータ 3 1 に通知する。

【S 1 0】通信制御部 1 0 e は、未処理のプロセッサモジュールが存在するか否かを判定し、存在している場合にはステップ S 1 に戻って前述の場合と同様の処理を繰り返し、それ以外の場合には処理を終了する。

【0 0 4 5】

以上の処理により、各プロセッサモジュールに割り当てられた仮想 I P アドレスまたは宛先 I P アドレスおよび実 I P アドレスが隣接するルータ 3 1 に対して通知されることになる。

【0 0 4 6】

図 1 0 は、以上の処理によりルータ 3 1 に形成される、ネットワークのトポロ

ジーを示すデータテーブルの一例である。この例では、宛先 I P アドレス、ゲートウェイアドレス、および、メトリックの対応関係が示されている。例えば、プロセッサモジュール P M # 1 に対応する実 I P アドレス R I P A # 1 (ゲートウェイアドレス) は、仮想 I P アドレス V I P A # 1 (宛先 I P アドレス) に対応付けられており、また、そのメトリック (距離) は 2 とされている。

【 0 0 4 7 】

また、プロセッサモジュール P M # 2 に対応する実 I P アドレス R I P A # 2 は、仮想 I P アドレス V I P A # 1 に対応付けられており、また、そのメトリック (距離) は 2 とされている。

【 0 0 4 8 】

また、プロセッサモジュール P M # 3 に対応する実 I P アドレス R I P A # 3 は、仮想 I P アドレス V I P A # 2 に対応付けられており、また、そのメトリック (距離) は 2 とされている。

【 0 0 4 9 】

更に、プロセッサモジュール P M # 4 に対応する実 I P アドレス R I P A # 4 は、仮想 I P アドレス V I P A # 2 に対応付けられており、また、そのメトリック (距離) は 2 とされている。

【 0 0 5 0 】

このようなデータテーブルを参照し、ルータ 3 1 は、ルーティング処理を実行する。その結果、通信相手には、仮想 I P アドレスは、マルチプロセッサ情報処理装置 1 0 の持つ実 I P アドレスの先に存在する遠隔のネットワーク / ホストシステムに見えることになる。

【 0 0 5 1 】

以上に説明したように、本発明の実施の形態によれば、マルチプロセッサ情報処理装置において、各プロセッサ単位に仮想 I P アドレスを設定するようにしたので、プロセッサ単位で通信処理を適切に割り当てることが可能となるので、例えば、サービスの種類に応じてプロセッサを割り当て、サービスを差別化することが可能となる。

【 0 0 5 2 】

なお、以上の実施の形態においては、プロセッサモジュールが4つの場合を例に挙げて説明したが、本発明はこのような場合にのみ限定されるものではなく、例えば、2、3の場合あるいは5以上の場合にも適用可能であることはいうまでもない。

【0053】

また、本実施の形態においては、通信制御部10e、10fを別々の構成としたが、これらを統合して1つにしてもよい。また、既述したように、これらの通信制御部10e、10fをプロセッサモジュールに内蔵するようにしてもよい。

【0054】

更に、本実施の形態では、各プロセッサモジュール単位で仮想IPアドレスを定義するようにしたが、仮想IPアドレス単位でプロセッサモジュールを定義してもよい。

【0055】

【発明の効果】

以上説明したように本発明では、複数のプロセッサモジュールを有するマルチプロセッサ情報処理装置において、プロセッサモジュール単位で仮想IPアドレスを定義する仮想IPアドレス定義手段と、仮想IPアドレス定義手段によって定義された仮想IPアドレスと、該当するプロセッサモジュールを示す情報とを関連付けて記憶する記憶手段と、記憶手段に仮想IPアドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想IPアドレスと実IPアドレスとをルーティング情報としてルータに通知する通知手段と、を有するようにしたので、所定の通信が過負荷になった場合においても、他の通信へ与える影響を低減することが可能となる。

【図面の簡単な説明】

【図1】

本発明の動作原理を説明する原理図である。

【図2】

本発明の実施の形態の構成例を示す図である。

【図3】

図 2 に示すマルチプロセッサ情報処理装置の詳細な構成例を示す図である。

【図 4】

プロセッサモジュールに対する仮想 I P アドレスの割り当ての一態様を示す図である。

【図 5】

プロセッサモジュールに対する仮想 I P アドレスの割り当ての一態様を示す図である。

【図 6】

プロセッサモジュールに対する仮想 I P アドレスの割り当ての一態様を示す図である。

【図 7】

プロセッサモジュールに対する仮想 I P アドレスの割り当ての一態様を示す図である。

【図 8】

図 3 に示す通信制御部に格納されているデータテーブルの一例を示す図である。

【図 9】

図 3 に示すマルチプロセッサ情報処理装置において実行される処理の一例を説明するフローチャートである。

【図 1 0】

図 3 に示すルータに格納されているデータテーブルの一例を示す図である。

【符号の説明】

- 1 マルチプロセッサ情報処理装置
- 1 a ~ 1 c プロセッサモジュール
- 1 d 仮想 I P アドレス定義手段
- 1 e 記憶手段
- 1 f 通知手段
- 2 L A N
- 3 ルータ

10 マルチプロセッサ情報処理装置

10a～10d プロセッサモジュール

10e, 10f 通信制御部

10g 記憶装置

10h 共有メモリ

20, 22 サーバ

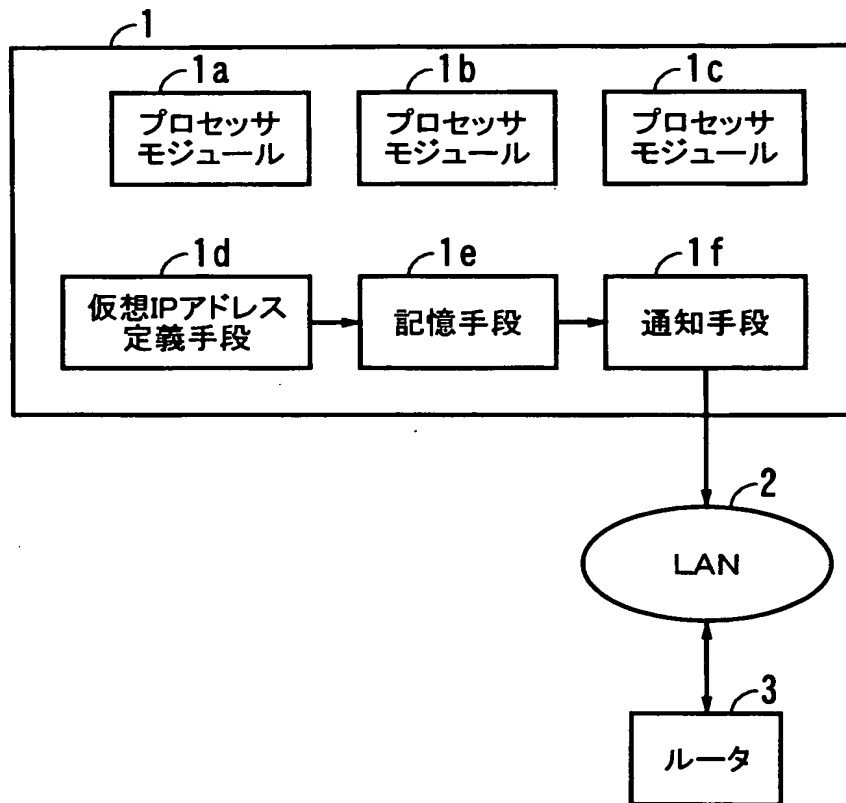
21, 30 LAN

31 ルータ

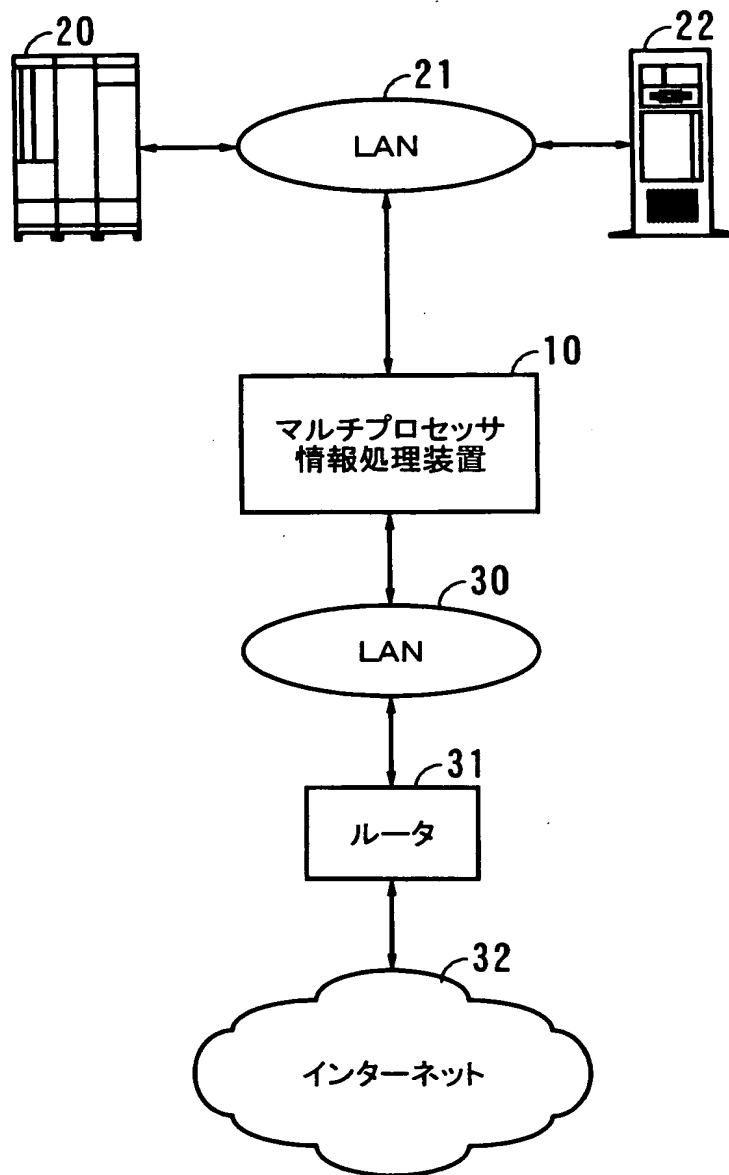
32 インターネット

【書類名】 図面

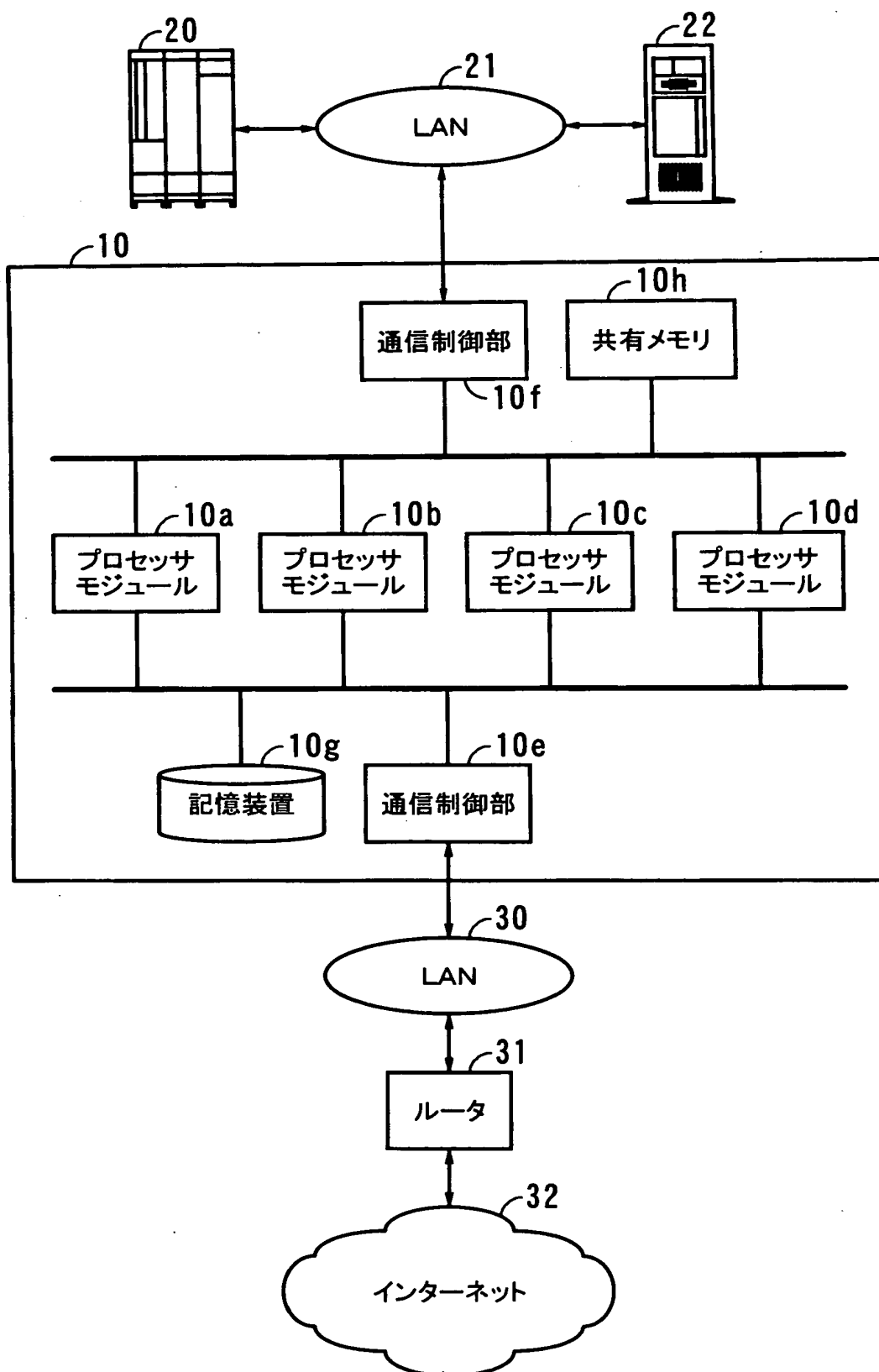
【図 1】



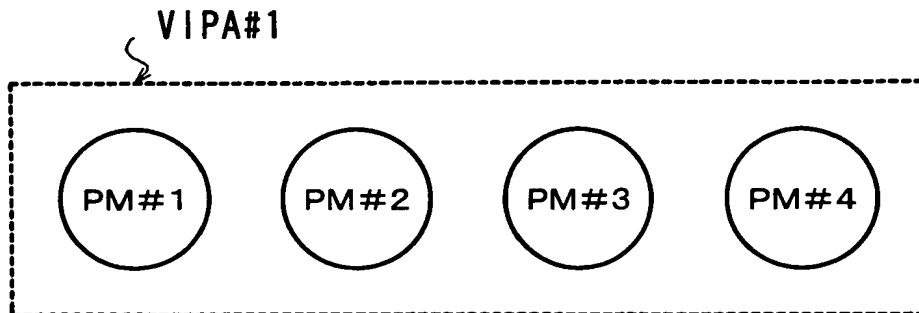
【図 2】



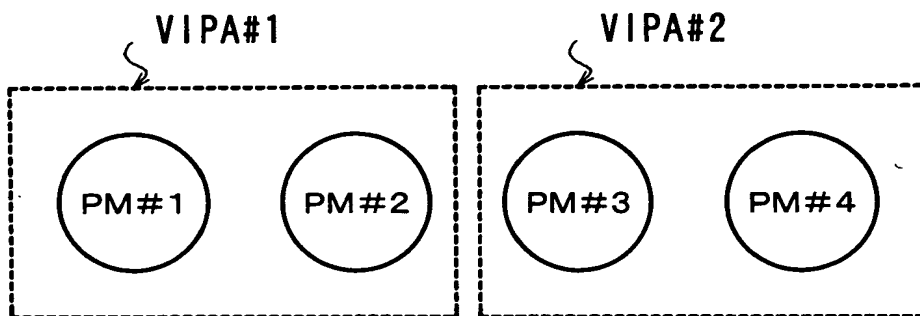
【図 3】



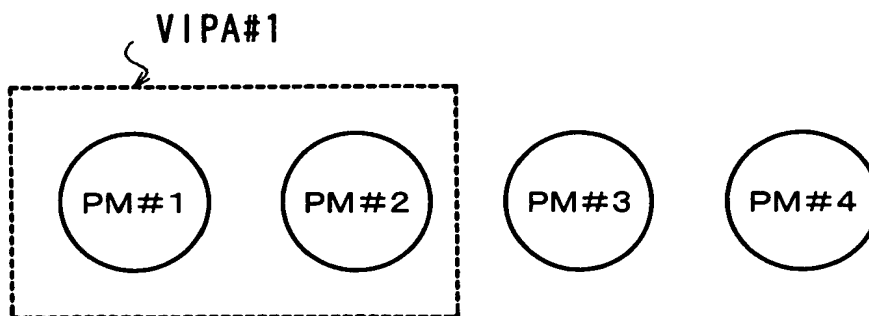
【図 4】



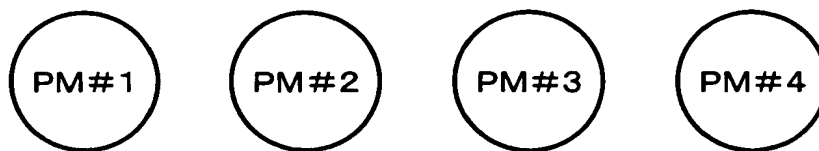
【図 5】



【図 6】



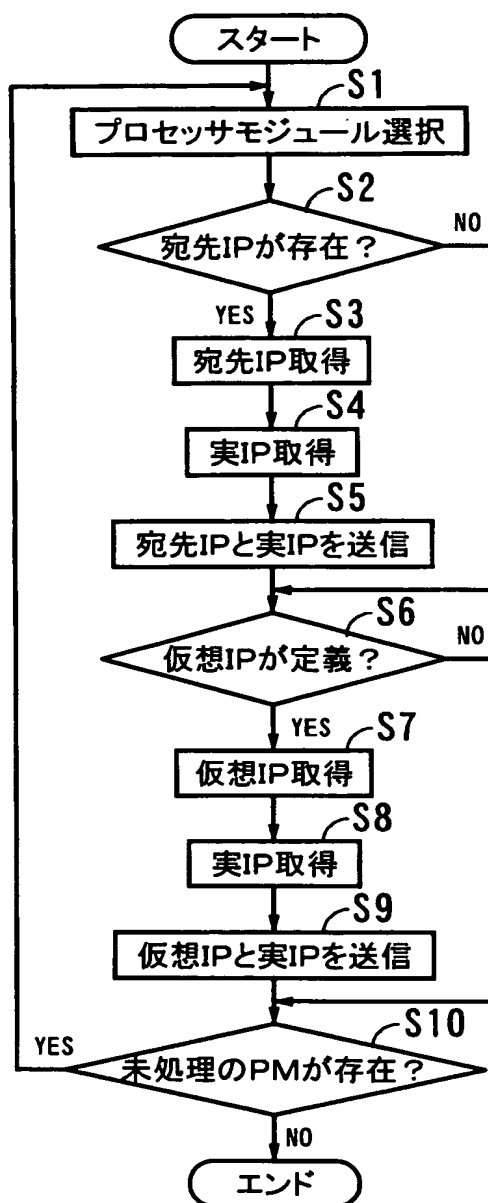
【図 7】



【図 8】

プロセッサ モジュール	実IPアドレス	仮想IPアドレス	宛先IPアドレス
PM#1	RIPA#1	VIPA#1	—
PM#2	RIPA#2	VIPA#1	—
PM#3	RIPA#3	VIPA#2	—
PM#4	RIPA#4	VIPA#2	—

【図9】



【図 1 0】

宛先IPアドレス	ゲートウェイアドレス	メトリック
VIPA# 1	RIPA# 1	2
VIPA# 1	RIPA# 2	2
VIPA# 2	RIPA# 3	2
VIPA# 2	RIPA# 4	2

【書類名】 要約書

【要約】

【課題】 マルチプロセッサ情報処理装置において、ある通信処理に対して負荷が増大した場合に、他の特定の通信処理に与える影響を低減する。

【解決手段】 仮想 I P アドレス定義手段 1 d は、プロセッサモジュール 1 a ～ 1 c 単位で仮想 I P アドレスを定義する。記憶手段 1 e は、仮想 I P アドレス定義手段 1 d によって定義された仮想 I P アドレスと、該当するプロセッサモジュールを示す情報とを関連付けて記憶する。通知手段 1 f は、記憶手段 1 e に仮想 I P アドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想 I P アドレスと実 I P アドレスとをルーティング情報としてルータ 3 に通知する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日	1996年 3月26日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中4丁目1番1号
氏 名	富士通株式会社